

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
 PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
 Internationales Büro



(43) Internationales Veröffentlichungsdatum
 12. September 2003 (12.09.2003)

PCT

(10) Internationale Veröffentlichungsnummer
WO 03/075350 A1

(51) Internationale Patentklassifikation⁷: **H01L 27/115, G11C 16/10**

(21) Internationales Aktenzeichen: **PCT/EP03/01583**

(22) Internationales Anmeldedatum:
 17. Februar 2003 (17.02.2003)

(25) Einreichungssprache: **Deutsch**

(26) Veröffentlichungssprache: **Deutsch**

(30) Angaben zur Priorität:
 102 07 300.7 21. Februar 2002 (21.02.2002) DE

(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von US*): **INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, 81669 München (DE)**.

(72) Erfinder; und
 (75) Erfinder/Anmelder (nur für US): **HOFMANN, Franz [DE/DE]; Herbergstr. 25B, 80995 München (DE). LUYKEN, Richard, Johannes [DE/DE]; Böcklerweg 28, 81825 München (DE). SCHLÖSSER, Till [DE/DE]; Stendahler Str. 10, 01109 Dresden (DE).**

(74) Anwalt: **DOKTER, Eric-Michael; Viering, Jentschura & Partner, Steinsdorfstr. 6, 80538 München (DE).**

(81) Bestimmungsstaaten (national): **JP, US.**

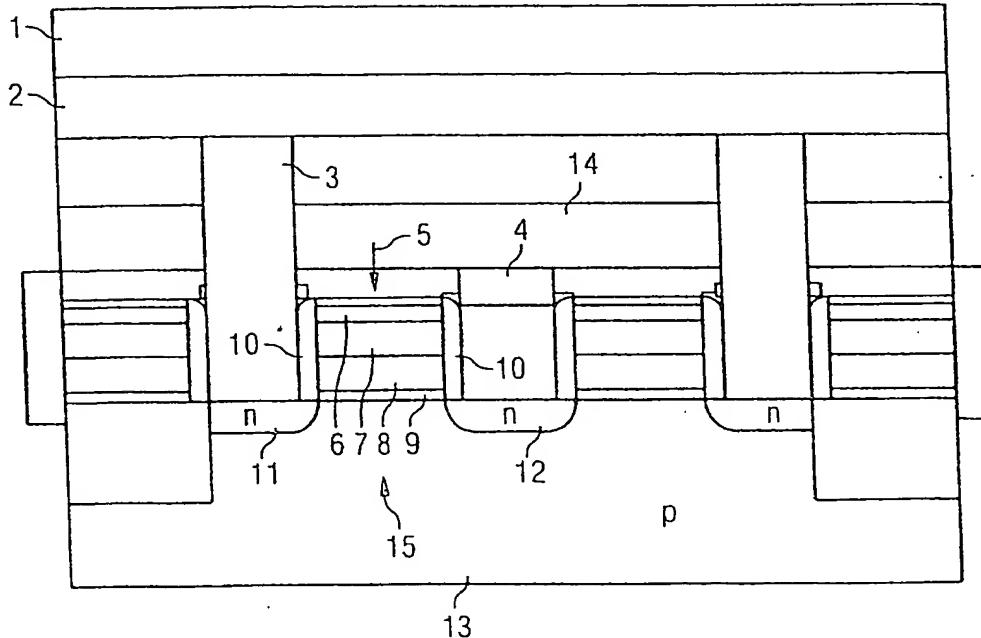
(84) Bestimmungsstaaten (regional): **europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).**

Veröffentlicht:
 — mit internationalem Recherchenbericht

[Fortsetzung auf der nächsten Seite]

(54) Title: **INTEGRATED READ-ONLY MEMORY, METHOD FOR OPERATING SAID READ-ONLY MEMORY AND CORRESPONDING PRODUCTION METHOD**

(54) Bezeichnung: **INTEGRIERTER FESTWERTSPEICHER, VERFAHREN ZUM BETREIBEN EINES SOLCHEN FESTWERTSPEICHERS SOWIE HERSTELLUNGSVERFAHREN**



(57) Abstract: The invention relates an integrated read-only memory containing select transistors, each of which has a drain connection and an electrode for feeding a voltage or current. A layer is provided between the drain connections and the electrode, whose electric resistance can be changed under the effect of a configuration voltage or current. The layer is applied in a backend process.

[Fortsetzung auf der nächsten Seite]